



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년09월27일
(11) 등록번호 10-1312454
(24) 등록일자 2013년09월23일

(51) 국제특허분류(Int. Cl.)
C01B 31/02 (2006.01) C23C 16/26 (2006.01)
C23C 16/50 (2006.01)
(21) 출원번호 10-2011-0070262
(22) 출원일자 2011년07월15일
심사청구일자 2011년07월15일
(65) 공개번호 10-2012-0007998
(43) 공개일자 2012년01월25일
(30) 우선권주장
1020100068634 2010년07월15일 대한민국(KR)
(56) 선행기술조사문헌
KR1020100046633 A*
e-J. Surf. Sci. Nanotech. Vol.7, 2009, pages
882-890 (2009.12.12.)*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성테크윈 주식회사
경상남도 창원시 성산구 창원대로 1204 (성주동)
그래핀스퀘어 주식회사
서울특별시 강남구 봉은사로72길 18, 301(삼성동)
(72) 발명자
홍병희
서울특별시 강남구 삼성동 115-43번지 202호
안중현
경기도 수원시 팔달구 인계동 래미안노블클래스
101동 1602호
(뒷면에 계속)
(74) 대리인
특허법인엠에이피에스

전체 청구항 수 : 총 23 항

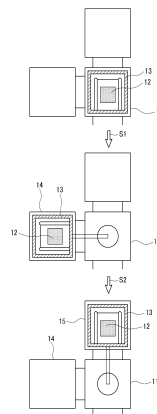
심사관 : 임도경

(54) 발명의 명칭 그래핀의 저온 제조 방법, 및 이를 이용한 그래핀 직접 전사 방법 및 그래핀 시트

(57) 요약

본원은 그래핀의 저온 형성 방법, 및 이를 이용한 그래핀 직접 전사 방법 및 그래핀 시트에 관한 것으로서, 상기 그래핀의 저온 형성 방법은 기재 상에 형성된 그래핀 성장용 금속 촉매층에 탄소 소스-함유 가스를 공급하고 유도결합플라즈마 화학기상증착(ICP-CVD)에 의하여 500℃ 이하의 저온에서 그래핀을 형성하는 것을 포함할 수 있다.

대표도 - 도1



(72) 발명자

유지범

경기도 수원시 장안구 천천동 300번지 성균관대학교
성균나노과학기술원

배수강

경기도 수원시 장안구 천천동 300번지 성균관대학교
제2종합연구동 83602호

정명희

경기도 수원시 장안구 천천동 300번지 성균관대학교
제2종합연구동 83602호

장호욱

경기도 수원시 장안구 율전동 288-27번지 301호

이영빈

경기도 수원시 장안구 천천동 300번지 성균관대학교
제2종합연구동 83510호

김상진

경기도 수원시 장안구 천천동 300번지 성균관대학교
제2종합연구동 83602호

특허청구의 범위

청구항 1

기재(substrate) 상에 탄소 소스-함유 가스를 공급하여 유도결합플라즈마 화학기상증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)에 의하여 500℃ 이하의 저온에서 물투물 공정에 의하여 그래핀을 형성하는 것을 포함하는, 그래핀의 제조 방법.

청구항 2

제 1 항에 있어서,

상기 기재는 그래핀 성장용 금속 촉매층을 추가 포함하는 것인, 그래핀의 제조 방법.

청구항 3

제 1 항에 있어서,

상기 기재를 유도결합플라즈마 화학기상증착 챔버 내로 로딩(loading)하고 상기 탄소 소스를 공급하고 유도결합플라즈마 화학기상증착에 의하여 저온에서 그래핀을 형성하는 단계:를 포함하며,

상기 기재를 로드-잠금 챔버(load-locked chamber)를 이용하여 유도결합플라즈마 화학기상증착 챔버 내로 순차적으로 로딩되는 것인,

그래핀의 제조 방법.

청구항 4

제 2 항에 있어서,

상기 기재를 증착 챔버 내로 로딩(loading)하여 상기 기재 상에 상기 그래핀 성장용 금속 촉매층을 형성하는 단계;

상기 기재를 유도결합플라즈마 화학기상증착 챔버 내로 로딩하고 상기 탄소 소스를 공급하고 유도결합플라즈마 화학기상증착에 의하여 저온에서 그래핀을 형성하는 단계:를 포함하며,

상기 기재를 로드-잠금 챔버(load-locked chamber)를 이용하여 상기 증착 챔버 및 유도결합플라즈마 화학기상증착 챔버 내로 순차적으로 로딩되는 것인,

그래핀의 제조 방법.

청구항 5

삭제

청구항 6

제 1 항에 있어서,

상기 기재는 투명성 또는 유연성, 또는 투명성 및 유연성을 가지는 것인, 그래핀의 제조 방법.

청구항 7

제 1 항에 있어서,

상기 기재는 금속 호일, 유리 기재 또는 고분자 시트를 포함하는 것인, 그래핀의 제조 방법.

청구항 8

제 1 항에 있어서,

상기 기재는 π -전자를 가지는 고분자 화합물을 포함하는 고분자 시트이거나 또는 상기 고분자 시트를 포함하는 것인, 그래핀의 제조 방법.

청구항 9

제 2 항에 있어서,

상기 그래핀 성장용 금속 촉매층은 Ni, Co, Fe, Pt, Au, Al, Cr, Cu, Mg, Mn, Rh, Si, Ta, Ti, W, U, V, Zr, Fe, 황동(brass), 청동(bronze), 스테인레스 스틸(stainless steel), Ge 및 이들의 조합으로 이루어진 군으로부터 선택된 것을 포함하는 것인, 그래핀의 제조 방법.

청구항 10

제 1 항에 있어서,

상기 형성된 그래핀을 냉각하는 것을 추가 포함하는, 그래핀의 제조 방법.

청구항 11

제 1 항에 있어서,

상기 그래핀의 두께는 상기 유도결합플라즈마 화학기상증착 과정 수행 시간을 조절하여 제어하는 것을 포함하는, 그래핀의 제조 방법.

청구항 12

제 1 항에 있어서,

상기 탄소 소스-함유 가스와 함께 환원 가스를 더 공급하는 것을 포함하는, 그래핀의 제조 방법.

청구항 13

제 2 항에 있어서,

상기 그래핀 성장용 금속 촉매층은 패터닝된 것인, 그래핀의 제조 방법.

청구항 14

제 2 항에 있어서,

상기 그래핀 형성 후 상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 시트 형태로 상기 기재로부터 분리하는 것을 추가 포함하는, 그래핀의 제조 방법.

청구항 15

제 14 항에 있어서,

상기 그래핀 성장용 금속 촉매층을 제거하는 것은 산, FeCl_3 또는 이들의 조합을 포함하는 에칭 용액을 이용한 에칭 공정에 의하여 수행되는 것인, 그래핀의 제조 방법.

청구항 16

제 15 항에 있어서,

상기 그래핀 성장용 금속 촉매층을 제거하는 것은 물투를 공정에 의하여 수행되는 것인, 그래핀의 제조 방법.

청구항 17

기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 그래핀을 물투를 공정에 의하여 형성하고; 및

상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것을 포함하는, 그래핀의 직접 전사 방법.

청구항 18

삭제

청구항 19

제 17 항에 있어서,

상기 그래핀을 형성하는 것은, 상기 기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 탄소 소스-함유 가스를 공급하고 유도결합플라즈마 화학증기증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)에 의하여 500℃ 이하의 저온에서 그래핀을 형성하는 것을 포함하는 것인, 그래핀의 직접 전사 방법.

청구항 20

제 17 항에 있어서,

상기 그래핀 성장용 금속 촉매층을 제거하는 것은 산, 염, FeCl_3 또는 이들의 조합을 포함하는 에칭 용액을 이용한 에칭 공정에 의하여 수행되는 것인, 그래핀의 직접 전사 방법.

청구항 21

제 17 항에 있어서,

상기 직접 전사는 물투를 공정을 이용하여 수행되는 것인, 그래핀의 직접 전사 방법.

청구항 22

기재 및 유도결합플라즈마 화학증기증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)에 의하여 500℃ 이하의 저온에서 물투를 공정에 의해 형성된 그래핀을 포함하는, 그래핀 시트.

청구항 23

제 22 항에 있어서,

상기 그래핀 시트는, 상기 기재 상에 형성된 그래핀 성장용 금속 촉매층에 탄소 소스-함유 가스를 공급하고 ICP-CVD에 의하여 500℃ 이하의 저온에서 그래핀을 형성하고 상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것을 포함하는 공정에 의하여 형성되는 것인, 그래핀 시트.

청구항 24

제 22 항에 있어서,

상기 그래핀이 유기계 도펀트(dopant), 무기계 도펀트 또는 이들의 조합을 포함하는 도펀트에 의하여 도핑된 것인, 그래핀 시트.

청구항 25

제 24 항에 있어서,

상기 도펀트는 NO₂BF₄, NOBF₄, NO₂SbF₆, HCl, H₂PO₄, H₃CCOOH, H₂SO₄, HNO₃, PVDF, 나피온(Nafion), AuCl₃, HAuCl₄, SOCl₂, Br₂, 디클로로디시아노퀴논, 옥손, 디미리스토일포스파티딜이노시톨 및 트리플루오로메탄술폰이 미드로 이루어진 군으로부터 선택된 하나 이상을 포함하는 것인, 그래핀 시트.

명세서

기술분야

[0001] 본원은 유도결합플라즈마 화학기상증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)을 이용한 그래핀의 저온 제조 방법, 및 이를 이용한 그래핀 직접 전사 방법 및 그래핀 시트에 관한 것이다.

배경기술

[0002] 탄소 원자들로 구성된 저차원 나노물질로는 풀러렌(fullerene), 탄소나노튜브(carbon Nanotube), 그래핀(graphene), 흑연(graphite) 등이 존재한다. 즉, 탄소 원자들이 6 각형 모양의 배열을 이루면서 공 모양이 되면 0 차원 구조인 풀러렌, 1 차원적으로 말리면 탄소나노튜브, 2 차원상에서 원자 한 층으로 이루어지면 그래핀, 3 차원으로 쌓이면 흑연으로 구분을 할 수 있다.

[0003] 특히, 그래핀은 전기적/기계적/화학적 특성이 매우 안정적이고 뛰어난 뿐만 아니라 우수한 전도성 물질로서 실리콘보다 100 배 빠르게 전자를 이동시키며 구리보다도 약 100 배 가량 더 많은 전류를 흐르게 할 수 있는데, 이는 2004 년 흑연으로부터 그래핀을 분리하는 방법이 발견되면서 실험을 통하여 증명되었으며 현재까지 많은 연구가 진행되고 있다.

[0004] 그래핀은 상대적으로 가벼운 원소인 탄소만으로 이루어져 1 차원 또는 2 차원 나노패턴을 가공하기가 매우 용이하다는 장점이 있으며, 이를 활용하면 반도체-도체 성질을 조절할 수 있을 뿐만 아니라 탄소가 가지는 화학결합의 다양성을 이용해 센서, 메모리 등 광범위한 기능성 소자의 제작도 가능하다.

[0005] 한편, 상기한 바와 같은 그래핀의 뛰어난 전기적/기계적/화학적 성질에도 불구하고 그 동안 대량 합성법이 개발되지 못했기 때문에 실제 적용 가능한 기술에 대한 연구는 매우 제한적이었다. 종래의 대량 합성법은 주로 흑연을 기계적으로 분쇄하여 용액 상에 분산시킨 후 자기조립 현상을 이용해 박막으로 만드는 것이었다. 비교적 저렴한 비용으로 합성이 가능하다는 장점이 있지만 수많은 그래핀 조각들이 서로 겹치면서 연결된 구조로 인해 전기적, 기계적 성질은 기대에 미치지 못했다.

[0006] 또한, 최근 급격히 늘어난 평판 디스플레이의 수요로 인해 세계 투명전극 시장은 향후 10 년 안에 20 조원 대로 성장할 것으로 예상된다. 디스플레이 산업이 발전한 우리나라의 특성상 해마다 국내 수요도 수천 억원에 이르

지만 원천기술의 부족으로 대부분 수입에 의존하고 있다. 대표적인 투명전극인 인듐주석산화물(Indium Tin Oxide; ITO)은 디스플레이, 터치스크린, 태양전지 등에 광범위하게 응용되고 있지만 최근 인듐의 고갈로 인해 단가가 상승하면서 대체물질의 시급한 개발이 요구되어 왔다. 또한 깨어지기 쉬운 ITO의 특성으로 인해 접거나 휘거나 늘릴 수 있는 차세대 전자제품에의 응용이 큰 제약을 받아왔다. 이에 반해, 그래핀은 뛰어난 신축성, 유연성 및 투명도를 동시에 가지면서도 상대적으로 간단한 방법으로 합성 및 패터닝이 가능하다는 장점을 가질 것으로 예측되었다. 이러한 그래핀 전극은 향후 대량 생산기술 확립이 가능한 경우 수입대체 효과뿐 아니라 차세대 플렉시블 전자산업 기술 전반에 혁신적인 파급을 미칠 것으로 예상된다.

[0007] 그러나, 상기 그래핀 필름은 효율적 합성, 전사, 및 도핑 방법의 결핍으로 인하여 그래핀 필름의 실제 생산에 대해 요구되는 품질 및 스케일을 제한했다. 예를 들어, 일반적으로 태양 전지에서 사용되는 ITO와 같은 종래 투명전극은 무제한적 확장성(unlimited scalability), ~ 90% 광학 투명도 및 100 Ohm/square 보다 작은 시트 저항을 보여 주는 반면, 그래핀 필름의 최고 기록은 여전히 약 ~ 500 Ohm/square 시트 저항, ~ 90% 투명도 및 수 센티미터 스케일로 남아 있어 이에 대한 문제점이 존재한다. 대한민국 공개특허 제2009-0026568호에서는 그래파이트화 촉매 위에 폴리머를 도포하여 열처리 공정한 후 그래핀을 중합시키는 방법에 대하여 개시하고 있으나, 500°C 이상의 고온에서 열처리를 실시해야 하므로, 저온에서 그래핀을 용이하게 제조할 수 있는 기술의 개발이 요구되고 있다.

발명의 내용

해결하려는 과제

[0008] 상기 문제점을 해결하기 위하여, 본원은, 유도결합플라즈마 화학기상증착(ICP-CVD)을 이용하여 500°C 이하의 저온에서 그래핀을 용이하게 제조할 수 있는 것을 발견하여 본원을 완성하였다.

[0009] 이에, 본원은 유도결합플라즈마 화학기상증착(ICP-CVD)을 이용한 그래핀의 저온 제조 방법, 이를 이용한 그래핀 직접 전사 방법 및 그래핀 시트를 제공하고자 한다. 또한, 본원은 롤투롤 공정에 의하여 수행되는 유도결합플라즈마 화학기상증착(ICP-CVD)을 이용한 그래핀의 저온 제조 방법, 이를 이용한 그래핀 직접 전사 방법을 제공하고자 한다.

[0010] 그러나, 본원이 해결하고자 하는 과제는 이상에서 언급한 과제로 제한되지 않으며, 언급되지 않은 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0011] 본원의 제 1 측면은, 기재 상에 탄소 소스-함유 가스를 공급하고 유도결합플라즈마 화학증기증착(ICP-CVD)에 의하여 500°C 이하의 저온에서 그래핀을 형성하는 것을 포함하는, 그래핀의 제조 방법을 제공한다. 본원 일 구현예에 따르면, 상기 그래핀의 제조 방법은 롤투롤 공정에 의하여 수행될 수 있으나, 이에 제한되는 것은 아니다. 본원 일 구현예에 따르면, 상기 기재 상에 그래핀 성장용 금속 촉매층이 추가 형성될 수 있으나, 이에 제한되는 것은 아니다.

[0012] 본원의 제 2 측면은, 기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 그래핀을 형성하고; 상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것을 포함하는, 그래핀의 직접 전사 방법을 제공할 수 있다.

[0013] 본원의 제 3 측면은, 기재 및 상기 기재 상에 형성된 그래핀을 포함하는 그래핀 시트를 제공한다. 본원의 일 구현예에 따르면, 상기 그래핀은 상기 본원의 제 1 측면에 따른 방법에 의하여 제조되는 것일 수 있으나, 이에 제한되는 것은 아니다. 본원의 일 구현예에 따르면, 상기 그래핀 시트는 상기 본원의 제 2 측면에 따른 그래핀의 직접 전사 방법에 의하여 제조되는 것일 수 있으나, 이에 제한되는 것은 아니다.

발명의 효과

[0014] 본원에 의하면, 유도결합플라즈마 화학기상증착(ICP-CVD)을 이용하여 500°C 이하의 저온에서 기재 상에 또는 상기 기재상에 형성된 그래핀 성장용 금속 촉매층 상에 그래핀 시트를 용이하게 제조할 수 있다. 또한, 상기 그래핀 시트 제조 방법의 과정은 롤투롤 공정에 의하여 수행될 수 있어 연속공정으로 저온에서 대면적 그래핀을 용이하게 제조할 수 있다. 상기 기재로는 고온에서 사용하기 곤란한 기재를 본원에서는 안전하게 사용할 수 있

으며 투명성 및/또는 유연성을 가지는 다양한 기재에 본원의 방법을 적용할 수 있다. 특히 유리 또는 고분자 기재를 사용하여 이들 기재 상에 저온에서 그래핀 시트를 용이하게 형성할 수 있다. 또한, 본원의 그래핀 시트 제조 방법을 이용하여 고분자 시트 기재 또는 고분자 시트가 형성된 기재를 사용하는 경우 상기 방법에 의하여 형성된 그래핀 시트를 상기 기재에 간단하게 직접 전사할 수 있어 별도 공정 없이 기재 상에 그래핀 필름을 직접 전사할 수 있다.

[0015] 본원에 따른 유도결합플라즈마 화학기상증착(ICP-CVD)을 이용한 그래핀 시트의 저온 형성 방법, 이를 이용한 그래핀 직접 전사 방법 및 그래핀 시트는 또한 다양한 전기/전자 소자의 구성 및 제조에 응용될 수 있다.

도면의 간단한 설명

- [0016] 도 1은 본원의 일 구현예에 따른 그래핀 제조장치를 나타낸 도면이다.
- 도 2는 본원의 일 구현예에 따른 그래핀의 제조방법 및 전사방법을 나타낸 도면이다.
- 도 3a 및 도 3b는 본원의 일 구현예에 따른 톨툴 공정을 이용한 그래핀의 제조방법 및 전사방법을 나타낸 도면이다.
- 도 4는 본원의 일 실시예에 있어서 패터닝된 니켈 박막에 성장시킨 그래핀의 예칭 전(a) 후(b) 사진이다.
- 도 5는 본원의 일 실시예에 있어서 그래핀이 형성된 PI 기재(좌측) 및 상기 그래핀 시트가 형성되기 전의 PI 기재(우측)의 투명도를 비교한 사진이다.
- 도 6은 본원의 일 실시예에 있어서 PI 기재 상에 직접 전사된 그래핀의 전도도를 측정하여 확인하는 과정을 보여주는 사진이다.
- 도 7은 본원의 일 실시예에 있어서 다른 온도에서 Ni 필름 위에 형성된 그래핀의 라만 스펙트럼이다.
- 도 8은 본원의 일 실시예에 있어서 사용된 플라즈마 파워/시간에 따른 Ni 필름 위에 형성된 그래핀의 투명도 변화를 나타낸 그래프이다.
- 도 9는 본원의 일 실시예에 있어서 사용된 플라즈마 파워/시간에 따른 Cu 필름 위에 형성된 그래핀의 투명도 변화를 나타낸 그래프이다.
- 도 10은 본원의 일 실시예에 있어서 Cu 필름 위에 직접 전사된 후 패터닝된 그래핀을 나타낸 사진이다.
- 도 11은 본원의 일 실시예에 있어서 PI 필름 상에 형성된 Ni 층을 나타낸 사진이다.
- 도 12는 본원의 일 실시예에 있어서 Ni 층 상에 형성된 그래핀을 고배율(1000배)에서 측정한 광학사진이다.
- 도 13은 본원의 일 실시예에 있어서, Ni 층 상에 형성된 그래핀의 유무를 확인하기 위한 라만 스펙트럼 그래프이다.
- 도 14는 본원의 일 실시예에 있어서 실리콘 웨이퍼 상에 전사된 그래핀 시트에 대한 사진(a)과 라만 스펙트럼 그래프(b)이다.
- 도 15는 본원의 일 실시예에 있어서, 아연 기관 기재 상에 증착된 그래핀 시트를 고배율(1000배)에서 측정한 광학사진이다.
- 도 16은 본원의 일 실시예에 있어서, 아연 기관 기재 상에 증착된 그래핀 시트의 라만 스펙트럼 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0017] 이하, 첨부한 도면을 참조하여 본원이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 본원의 구현예 및 실시예를 상세히 설명한다.
- [0018] 그러나 본원은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 구현예 및 실시예에 한정되지 않는다. 그리고 도면에서 본원을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.
- [0019] 본 명세서 전체에서, 어떤 부분이 어떤 구성요소를 “포함” 한다고 할 때, 이는 특별히 반대되는 기재가 없는 한 다른 구성요소를 제외하는 것이 아니라 다른 구성 요소를 더 포함할 수 있는 것을 의미한다.

- [0020] 본 명세서 전체에서 사용되는 정도의 용어 “약”, “실질적으로” 등은 언급된 의미에 고유한 제조 및 물질 허용오차가 제시될 때 그 수치에서 또는 그 수치에 근접한 의미로 사용되고, 본원의 이해를 돕기 위해 정확하거나 절대적인 수치가 언급된 개시 내용을 비양심적인 침해자가 부당하게 이용하는 것을 방지하기 위해 사용된다.
- [0021] 본 명세서 전체에서 사용되는 정도의 용어 “~ 단계”는 “~ 을 위한 단계”를 의미하지 않는 것으로 사용된다. 본 명세서 전체에서, 어떤 층 또는 부재가 다른 층 또는 부재와 “상에” 위치하고 있다고 할 때, 이는 어떤 층 또는 부재가 다른 층 또는 부재에 접해 있는 경우뿐 아니라 두 층 또는 두 부재 사이에 또 다른 층 또는 또 다른 부재가 존재하는 경우도 포함한다.
- [0022] 본 명세서에서 사용되는 “그래핀 시트” 라는 용어는 복수개의 탄소원자들이 서로 공유결합으로 연결되어 폴리시클릭 방향족 분자를 형성하는 그래핀이 시트 형태를 형성한 것으로서, 상기 공유결합으로 연결된 탄소원자들은 기본 반복단위로서 6 원환을 형성하나, 5 원환 및/또는 7 원환을 더 포함하는 것도 가능하다. 따라서 상기 그래핀시트는 서로 공유결합된 탄소원자들(통상 sp^2 결합)의 단일층으로서 보이게 된다. 상기 시트는 다양한 구조를 가질 수 있으며, 이와 같은 구조는 그래핀 내에 포함될 수 있는 5 원환 및/또는 7 원환의 함량에 따라 달라질 수 있다. 상기 그래핀 시트는 상술한 바와 같은 그래핀의 단일층으로 이루어질 수 있으나, 이들이 여러 개 서로 적층되어 복수층을 형성하는 것도 가능하며, 통상 상기 그래핀의 측면 말단부는 수소원자로 포화될 수 있다.
- [0023] 또한, 본 명세서에서 사용되는 “유도결합플라즈마 화학기상증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)”라는 용어는 하기 “ICP-CVD”로 표기될 수 있다.
- [0024] 본원의 제 1 측면은, 기재 상에 탄소 소스-함유 가스를 공급하고 유도결합플라즈마 화학기상증착(ICP-CVD)에 의하여 500℃ 이하의 저온에서 그래핀을 형성하는 것을 포함하는, 그래핀의 제조 방법을 제공한다.
- [0025] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은 톨툴 공정에 의하여 수행될 수 있으나, 이에 제한되는 것은 아니다.
- [0026] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은, 상기 기재를 유도결합플라즈마 화학기상증착 챔버 내로 로딩(loading)하고 상기 탄소 소스를 공급하고 유도결합플라즈마 화학기상증착에 의하여 저온에서 그래핀을 형성하는 단계:를 포함하며, 상기 기재는 로드-잠금 챔버(load-locked chamber)를 이용하여 유도결합플라즈마 화학기상증착 챔버 내로 순차적으로 로딩되는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0027] 본원의 일 구현예에 따르면, 상기 기재 상에 그래핀 성장용 금속 촉매층이 추가 형성될 수 있으나, 이에 제한되는 것은 아니다.
- [0028] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은, 상기 기재를 증착 챔버 내로 로딩(loading)하여 상기 기재상에 상기 그래핀 성장용 금속 촉매층을 형성하는 단계; 상기 기재를 유도결합플라즈마 화학기상증착 챔버 내로 로딩하고 상기 탄소 소스를 공급하고 유도결합플라즈마 화학기상증착에 의하여 저온에서 그래핀을 형성하는 단계:를 포함하며, 상기 기재는 로드-잠금 챔버(load-locked chamber)를 이용하여 상기 증착 챔버 및 유도결합플라즈마 화학기상증착 챔버 내로 순차적으로 로딩되는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0029] 도 1 및 도 2는 본원의 일 구현예에 따른 그래핀의 제조 방법을 구현하기 위하여 사용될 수 있는 장치 및 본원의 일 구현예에 따른 그래핀의 제조 방법의 과정을 각각 나타낸 도면이다.
- [0030] 본원의 일 구현예에 따른 그래핀의 제조 방법은 도 1의 그래핀의 제조 장치를 이용하여 구현될 수 있으나, 이에 제한되는 것은 아니다. 상기 도 1의 그래핀 제조 장치는, 이송 챔버(11), 시편(12), 로드-잠금 챔버(load-locked chamber)(13), 증착 챔버(14) 및 ICP-CVD 챔버(15)를 포함할 수 있다. 상기 증착 챔버(14)에서 기재 상에 그래핀 성장용 금속 촉매층이 형성될 수 있으며, ICP-CVD 챔버(15)에서는 기재 또는 상기 증착 챔버(14)에서 형성된 그래핀 성장용 금속 촉매층이 형성된 기재에 탄소 소스를 공급하여 저온에서 그래핀을 형성될 수 있다. 상기 기재는 로드-잠금 챔버(load-locked chamber)(13)를 이용하여 상기 증착 챔버(14) 및 ICP-CVD 장치(15) 내로 순차적으로 이동되어 이용되는 것이나, 이에 제한되는 것은 아니다.
- [0031] 도 1 및 도 2를 참조하면, 본원의 일 구현예에 따른 그래핀의 제조 방법은, 기재(21)를 증착 챔버(14) 내로 로딩(loading)하여 기재(21) 상에 선택적으로 상기 그래핀 성장용 금속 촉매층(22)을 형성하는 단계(S1); 상기 기재(21) 자체 또는 상기 그래핀 성장용 금속 촉매층(22)이 형성된 기재(21)를 ICP-CVD 챔버(15) 내로 로딩하고

상기 탄소 소스(24)를 공급하고 ICP-CVD에 의하여 저온에서 그래핀(23)을 형성하는 단계(S2)를 포함하며, 상기 기체는 로드-잠금 챔버(load-locked chamber)(13)를 이용하여 상기 증착 챔버(14) 및 ICP-CVD 장치(15) 내로 순차적으로 수행되는 것이나, 이에 제한되는 것은 아니다.

[0032] 도 3은 본원의 일 구현예에 따른 볼투볼 공정을 이용한 상기 그래핀 제조 방법을 나타내는 모식도이다.

[0033] 도 3을 참조하면, 본원의 일 구현예에 따른 상기 그래핀 제조 방법은 볼투볼 공정에 의하여 수행될 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 볼투볼 공정에 의하여 상기 기체를 증착 챔버 내로 로딩하여 기재 상에 그래핀 성장용 금속 촉매층을 형성하고, 상기 그래핀 성장용 금속 촉매층이 형성된 기체를 볼투볼 공정에 의해 ICP-CVD 챔버 내로 로딩하여 탄소 소스를 공급하고 ICP-CVD에 의하여 저온에서 그래핀을 형성할 수 있다.

[0034] 상기 그래핀 성장용 금속 촉매층은 당업계에 공지된 다양한 증착 방법, 예를 들어, 전자-빔 증착, 열증착, 스퍼터링 방법 등에 의하여 형성될 수 있다. 다만, 상기 기체는 상기 로드-잠금 챔버를 이용하여 상기 증착 챔버 내로 로딩된다.

[0035] 상기 ICP-CVD에 의하여 상기 그래핀을 형성하는 것은 낮은 압력 하에서 높은 밀도의 플라즈마를 발생시켜 그래핀층을 형성하는 것이다. 상기 ICP-CVD 장치를 이용한 그래핀층 형성 방법을 개략적으로 살펴보면, 통상의 ICP-CVD 장치를 이용하며, 다만 상기 그래핀 성장용 금속 촉매층이 형성된 기체는 상기 로드-잠금 챔버를 이용하여 상기 ICP-CVD 장치 내로 로딩된다. 상기 기체가 로딩된 ICP-CVD 장치의 챔버를, 예를 들어, 약 5 mTorr 내지 약 100 mTorr 정도의 진공도를 유지하면서 상기 탄소 소스-함유 가스를 주입하고, 수 백 kHz 내지 수 백 MHz의 고주파 전력을 인가함으로써 형성되는 유도자장에 의해 상기 챔버 내에 플라즈마를 형성하게 되어 상기 챔버 내에 로딩된 상기 기재 상에 형성된 상기 그래핀 성장용 금속 촉매층 상에 탄소 소스-함유 가스의 반응에 의하여 그래핀이 형성된다. 상기 ICP-CVD 과정은 상기 기재의 그래핀 성장용 금속 촉매층 영역 전체에서 상기 탄소 소스-함유 가스가 균일하게 분사되어 균일한 플라즈마를 형성되도록 하는 것이 중요하며, 상기 기재의 온도를 500℃ 이하의 저온으로 유지하여 상기 그래핀을 형성할 수 있다.

[0036] 상기 로드-잠금 챔버를 이용함으로써 그래핀 형성 전의 과정에서 산소와의 접촉을 피할 수 있어, 쉽게 산화되는 그래핀 성장용 금속 촉매층을 이용하는 경우에도 산화의 우려 없이 상기 그래핀 형성 과정을 수행할 수 있다.

[0037] 상기 ICP-CVD에 의한 그래핀 증착 과정을 소정 온도에서 일정한 시간 동안 유지함으로써 그래핀의 생성 정도를 조절하는 것이 가능하다. 즉 상기 ICP-CVD 과정을 오랜 동안 유지할 경우, 생성되는 그래핀이 많아지므로 결과적으로 그래핀 시트의 두께를 증가시킬 수 있으며, 상기 ICP-CVD 공정이 짧아지면 결과적으로 그래핀 시트의 두께를 감소시키는 효과를 낳게 된다. 따라서 목적하는 그래핀 시트의 두께를 얻기 위해서는 상기 탄소 소스의 종류 및 공급 압력, 그래핀 성장용 촉매의 종류, 챔버의 크기 외에, 상기 ICP-CVD 공정의 유지시간이 중요한 요소로서 작용할 수 있다. 이와 같은 ICP-CVD 공정의 유지 시간은, 예를 들어, 약 0.0003 내지 약 1 시간 동안 유지하는 것이 바람직하며, 상기 공정의 유지시간이 약 0.0003 시간 미만이면 충분한 그래핀을 얻을 수 없으며, 약 1 시간을 초과하는 경우 생성되는 그래핀이 너무 많아져 그래파이트화가 진행될 우려가 있으므로 바람직하지 않다.

[0038] 상기와 같은 ICP-CVD 공정 이후에, 상기 형성된 그래핀에 대하여 소정의 냉각 공정을 거치게 된다. 이와 같은 냉각 공정은 형성된 그래핀이 균일하게 성장하여 일정하게 배열될 수 있도록 하기 위한 공정으로서, 급격한 냉각은 생성되는 그래핀 시트의 균열 등을 야기할 수 있으므로, 가급적 일정 속도로 서서히 냉각시키는 것이 바람직하며, 예를 들어 분당 10℃ 이하의 속도로 냉각시키는 것이 바람직하고, 자연 냉각 등의 방법을 사용하는 것도 가능하다. 상기 자연 냉각은 열처리에 사용된 열원을 단순히 제거한 것으로서, 이와 같이 열원의 제거만으로도 충분한 냉각 속도를 얻는 것이 가능해진다.

[0039] 이와 같은 냉각공정 이후 얻어지는 그래핀 시트는, 예를 들어, 단일층의 그래핀 두께인 약 1 층부터 약 300 층에 이르는 두께를 가질 수 있으며, 예를 들어, 약 1 층 내지 약 60 층, 또는 약 1 층 내지 약 30 층, 또는 약 1 층 내지 약 20 층, 또는 약 1 층 내지 약 10 층을 갖는 것이 가능하다.

[0040] 상술한 바와 같은 ICP-CVD 공정 및 냉각 과정은 1 사이클 과정으로 수행할 수 있으나, 이들을 수 차례 반복하여 층수가 높으면서 치밀한 구조의 그래핀 시트를 생성하는 것도 가능하다.

[0041] 본원의 일 구현예에 따르면, 상기 기체는 투명성 또는 유연성, 또는 투명성 및 유연성을 가지는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0042] 본원의 일 구현예에 따르면, 상기 기체는 금속 호일, 유리 기재 또는 고분자 시트를 포함하는 것일 수 있으나,

이에 제한되는 것은 아니다. 예를 들어, 상기 기체가 금속 호일인 경우, 상기 금속 호일은 상기 그래핀 성장용 금속 촉매층으로서 작용할 수 있는 Ni, Co, Fe, Pt, Au, Al, Cr, Cu, Mg, Mn, Rh, Si, Ta, Ti, W, U, V, Zr, Fe, 황동(brass), 청동(bronze), 스테인레스 스틸(stainless steel), Ge 및 이들의 조합으로 이루어진 군으로부터 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다. 이에 따라, 상기 기체가 금속 호일인 경우 상기 기체 상에 상기 그래핀 성장용 금속 촉매층을 추가로 형성할 필요가 없으며 상기 기체 상에 직접 그래핀을 형성할 수 있다. 예를 들어, 상기 금속 호일은, 알루미늄 호일, 아연 호일, 구리 호일, 또는 니켈 호일을 포함할 수 있으나, 이에 제한되는 것은 아니다. 상기 알루미늄 호일, 아연 호일, 구리 호일, 또는 니켈 호일을 기체로서 이용하여 직접 그래핀을 성장하는 경우, 상기 호일이 일반적인 기체가 아닌 그래핀 성장용 기체로 직접 사용된 것이므로, 증착 챔버로의 로딩을 거치지 않고 로드-잠금 챔버를 통하여 직접 ICP-CVD 챔버 내로 로딩하여 그래핀을 성장시킬 수 있다.

[0043] 본원의 일 구현예에 따르면, 상기 기체는 π -전자를 가지는 고분자 화합물을 포함하는 고분자 시트이거나 또는 상기 고분자 시트를 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다. 상기 고분자 시트는, 예를 들어, 폴리아크릴레이트(polyacrylate), 폴리에틸렌테레프탈레이트(polyethylene terephthalate), 폴리에틸렌 프탈레이트(polyethylene phthalate), 폴리에틸렌 나프탈레이트(polyethylenenaphthalate), 폴리부틸렌 프탈레이트(polybutylene phthalate), 폴리카보네이트(polycarbonate), 폴리스티렌(polystyrene), 폴리에테리미드(polyether imide), 폴리에테르술폰(polyether sulfone), 폴리디메틸실록산(polydimethyl siloxane; PDMS), 폴리이미드 및 이들의 조합으로 이루어진 군에서 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 상기 기체는 π -전자를 가지는 고분자 화합물을 포함하는 고분자 시트이거나 또는 상기 고분자 시트를 포함하는 경우, 상기 기체 상에 직접 그래핀을 성장시키거나, 또는 상기 기체 상에 상기 그래핀 성장용 금속 촉매층을 추가로 형성한 후 그래핀을 성장시킬 수 있으나, 본원이 이에 제한되는 것은 아니다.

[0044] 본원의 일 구현예에 따르면, 상기 탄소 소스는 탄소수 약 1 내지 약 10을 가지는 탄소-함유 화합물을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 상기 탄소 소스는 일산화탄소, 이산화탄소, 메탄, 에탄, 에틸렌, 에탄올, 아세틸렌, 프로판, 프로필렌, 부탄, 부틸렌, 부타디엔, 펜탄, 펜텐, 펜틴, 펜타디엔, 사이클로펜탄, 사이클로펜타디엔, 헥산, 헥센, 사이클로헥산, 사이클로헥사디엔, 벤젠, 톨루엔 및 이들의 조합으로 이루어진 군에서 선택되는 것을 포함할 수 있으나, 이에 제한되는 것은 아니다.

[0045] 이와 같은 탄소 소스-함유 가스는 상기 기체 또는 상기 그래핀 성장용 금속 촉매층이 형성된 기체가 로딩된 상기 ICP-CVD 장치의 챔버 내에 일정한 압력으로 투입되는 것이 바람직하며, 상기 챔버 내에서는 상기 탄소 소스-함유 가스는 상기 탄소 소스만 존재하거나, 또는 헬륨, 아르곤 등과 같은 불활성 가스와 함께 존재하는 것도 가능하다. 또한, 상기 탄소 소스-함유 가스는 상기 탄소 소스와 더불어 수소를 포함할 수 있다. 상기 수소는 상기 그래핀 성장용 금속 촉매층의 표면을 깨끗하게 유지하여 기상 반응을 제어하기 위하여 사용될 수 있으며, 용기 전체 부피의 약 1 내지 약 40 부피% 사용 가능하고, 바람직하게는 약 10 내지 약 30 부피%이며, 더욱 바람직하게는 약 15 내지 약 25 부피% 이다.

[0046] 본원의 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층은 박막 또는 후막일 수 있으며, 예를 들어, 박막인 경우 그의 두께는 약 1 nm 내지 약 1000 nm, 또는 약 1 nm 내지 약 500 nm, 또는 약 1 nm 내지 약 300 nm 일 수 있으며, 또한, 후막인 경우 그의 두께는 약 1 mm 내지 약 5 mm 일 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 상기 그래핀 성장용 금속 촉매층이 두꺼운 경우 두꺼운 그래파이트 결정이 형성되는 문제가 발생할 수 있으므로, 상기 그래핀 성장용 금속 촉매층의 두께를 조절하는 것이 중요하며, 바람직하게, 상기 그래핀 성장용 금속 촉매층의 두께는 약 1 nm 내지 약 1000 nm, 또는 약 1 nm 내지 약 500 nm, 또는 약 1 nm 내지 약 300 nm 일 수 있다.

[0047] 상기 그래핀 성장용 금속 촉매층은 상기 탄소-소스와 접촉함으로써 탄소-소스로부터 제공된 탄소성분들이 서로 결합하여 6 각형의 판상 구조를 형성하도록 도와주는 역할을 수행한다. 예를 들어, 상기 그래핀 성장용 금속 촉매층은 Ni, Co, Fe, Pt, Au, Al, Cr, Cu, Mg, Mn, Rh, Si, Ta, Ti, W, U, V, Zr, Fe, 황동(brass), 청동(bronze), 스테인레스 스틸(stainless steel), Ge 및 이들의 조합으로 이루어진 군으로부터 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0048] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은, 상기 형성된 그래핀을 냉각하는 것을 추가 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0049] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은, 상기 그래핀 형성 후 상기 그래핀 성장용 금속 촉매층을 에칭하여 제거함으로써 상기 형성된 그래핀을 시트 형태로 상기 기체로부터 분리하는 것을 추가 포함하는 것

일 수 있으나, 이에 제한되는 것은 아니다. 예를 들어, 상기 그래핀 성장용 금속 촉매층을 에칭하여 제거하는 것은 산, FeCl₃ 또는 이들의 조합을 포함하는 에칭 용액 중에서 수행되는 것일 수 있으나, 이에 제한되는 것은 아니다. 상기 그래핀 성장용 금속 촉매층을 에칭하여 제거는 물투물 공정에 의하여 수행될 수 있다. 필요한 경우, 상기 에칭 과정 후 세척 과정을 추가 수행할 수 있으며, 이 또한 물투물 공정에 의하여 수행될 수 있다.

- [0050] 상술한 바와 같은 본원의 공정에 의해 얻어지는 그래핀 시트는 복잡한 공정 없이 상기 기재 또는 그래핀 성장용 금속 촉매층이 형성된 기재를 탄소 소스와 접촉시켜 저온에서 ICP-CVD 공정 후 냉각하는 것만으로 얻어지므로 공정이 간단하고 경제적이며, 특히 형성되는 횡방향 및 종방향 길이가 약 1 mm 이상, 또는 약 1 cm 이상, 또는 약 1 cm 내지 약 1 m 인 대면적의 그래핀 시트를 용이하게 제조할 수 있게 된다. 예를 들어, 상기 그래핀 성장용 금속 촉매층이 형성되는 기재의 크기를 자유롭게 조절함으로써 대면적의 그래핀 시트가 얻어질 수 있다. 또한 탄소 소스가 기상으로 공급되므로 기재의 형상에 대한 제약이 존재하지 않으므로, 예를 들어 원형, 사각형, 다각형 등의 그래핀 시트가 얻어질 수 있다. 이 경우, 상기 횡방향 및 종방향 길이는 그래핀 시트의 형태에 따라 적절한 위치를 선택하여 측정할 수 있다. 특히 원형상의 그래핀 시트에 있어서는 상기 횡방향 및 종방향 길이는 직경이 될 수 있다. 아울러, 상기 기재는 3 차원 입체 형상을 갖는 기재이라도 사용할 수 있으며, 마찬가지로 그래핀 성장용 금속 촉매층의 형상에도 제약을 받지 않으므로 다양한 입자 형태를 갖는 것이라도 사용할 수 있다.
- [0051] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은 상기 ICP-CVD 과정 수행 시간을 조절하여 형성되는 그래핀 두께를 제어하는 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0052] 본원의 일 구현예에 따르면, 상기 그래핀의 제조 방법은 상기 탄소 소수-함유 가스와 함께 환원가스를 더 공급하는 것을 포함하는 것일 수 있으나 이에 제한되는 것은 아니다. 예를 들어, 상기 환원가스는 수소, 헬륨, 아르곤, 또는 질소를 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0053] 본원의 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층은 패터닝된 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0054] 상기와 같이 얻어진 그래핀은 라만 스펙트럼을 통해 확인할 수 있다. 즉, 순수한 그래핀은 대략 1594 cm⁻¹ 전후의 G' 피크를 라만 스펙트럼에서 나타내므로, 이와 같은 피크의 존재를 통해 그래핀의 생성을 확인할 수 있다.
- [0055] 또한 본원에 따른 그래핀은 기상의 순수한 재료 및 저온에서 ICP-CVD 공정을 통해 얻어지며, 라만 스펙트럼에서 D 밴드는 상기 그래핀에 존재하는 흠결의 존재 여부를 의미하며, 상기 D 밴드의 피크 강도가 높을 경우 결함이 다량으로 존재하는 것으로 해석할 수 있게 되며, 이와 같은 D 밴드의 피크 강도가 낮거나 전혀 없을 경우 결함이 거의 없는 것으로 해석할 수 있다.
- [0056] 이와 같이 분리된 그래핀 시트는 목적하는 용도에 따라 다양하게 가공될 수 있다는 장점을 갖는다. 즉 특정 형태로 잘라내거나, 특정 방향으로 감아 튜브 형태로 성형할 수 있다. 이와 같이 성형된 그래핀 시트는 원하는 대상에 전사 또는 결합시켜 사용하는 것도 가능하다.
- [0057] 상기 그래핀 시트는 다양한 용도에 활용할 수 있다. 우선 전도성이 우수하고, 막의 균일도가 높아 투명 전극으로서 유용하게 사용될 수 있다. 태양전지 등에서는 기재 상에 전극이 사용되며, 빛이 투과해야 하는 특성상 투명 전극이 요구되고 있다. 이러한 투명 전극으로서 상기 그래핀 시트를 사용하는 경우, 우수한 전도성을 나타낸 것은 물론, 그래핀 시트가 쉽게 구부러지는 특성을 가지므로 가요성 투명 전극도 쉽게 제조할 수 있다. 즉 기재로서 가요성 플라스틱을 사용하고, 상기 그래핀 시트를 투명전극으로서 활용하는 경우, 구부림이 가능한 태양전지 등을 제조하는 것이 가능해진다. 또한, 각종 표시소자 등의 패널 전도성 박막으로서 활용하는 경우, 소량으로도 목적하는 전도성을 나타낼 수 있고, 빛의 투과량을 개선하는 것이 가능해진다. 아울러, 상기 그래핀 시트를 튜브 형상으로 제조할 경우 광섬유로도 활용이 가능하며, 수소저장체 혹은 수소를 선택적으로 투과시키는 멤브레인으로서도 활용이 가능하다.
- [0058] 본원의 제 2 측면은, 기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 그래핀을 형성하고; 상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것을 포함하는, 그래핀의 직접 전사 방법을 제공할 수 있다.
- [0059] 본원의 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층을 제거하는 것은 산, 염, FeCl₃ 또는 이들의 조합

을 포함하는 에칭 용액을 이용한 에칭 공정에 의하여 수행되는 것일 수 있으나, 이에 제한되는 것은 아니다. 상기 그래핀 성장용 금속 촉매층은 롤투롤 공정에 의하여 에칭하여 제거될 수 있고(도 3a), 필요한 경우 상기 에칭 과정 후 세척 과정을 추가 수행할 수 있고, 이 또한 롤투롤 공정에 의하여 수행될 수 있다(도 3b).

[0060] 본원의 일 구현예에 따르면, 상기 형성된 그래핀을 상기 기재로 직접 전사하는 것은 롤투롤 공정에 의하여 수행될 수 있다.

[0061] 본원의 일 구현예에 따르면, 상기 그래핀을 형성하는 것은 상기 본원의 제 1 측면에 따른 방법에 의하여 유도결합플라즈마 화학기상증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)에 의하여 500℃ 이하의 저온에서 수행될 수 있으나, 이에 제한되는 것은 아니다. 상기 본원의 제 1 측면에 따른 그래핀의 제조 방법에 대하여 기재된 모든 내용은 본원의 제 2 측면에 있어서 상기 그래핀을 형성하는 것에 모두 적용될 수 있으며, 편의상 중복 기재를 생략한다.

[0062] 본원 일 구현예에 따른 그래핀의 직접 전사 방법은 도 2에 나타난 과정을 포함하여 수행될 수 있다.

[0063] 상기 도 2를 참조하면, 본원의 일 구현예에 따른 그래핀의 직접 전사 방법은, 상기 기재(21) 상에 형성된 그래핀 성장용 금속 촉매층(22)에 탄소 소스-함유 가스(24)를 공급하고 ICP-CVD에 의하여 500℃ 이하의 저온에서 그래핀(23)을 형성하고(S3), 상기 그래핀 성장용 금속 촉매(22)층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것(S4)을 포함할 수 있으나, 이에 제한되는 것은 아니다. 상기 그래핀 제조 방법에 대한 내용은 상기 그래핀의 직접 전사 방법에 모두 적용될 수 있다.

[0064] 본원 일 구현예에 따르면, 상기 기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 그래핀을 형성하는 것 및 상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것은 도 3에 나타난 바와 같은 롤투롤 공정에 의하여 수행될 수 있으나, 이에 제한되는 것은 아니다.

[0065] 도 3을 참조하면, 상기 그래핀 성장용 금속 촉매층은 롤투롤 공정에 의하여 에칭하여 제거될 수 있고(도 3a), 필요한 경우 상기 에칭 과정 후 세척 과정을 추가 수행할 수 있고, 이 또한 롤투롤 공정에 의하여 수행될 수 있다(도 3b).

[0066] 본원 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층을 제거하는 것은 산, 염, FeCl₃ 또는 이들의 조합을 포함하는 에칭 용액을 이용한 에칭 공정에 의하여 수행되는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0067] 본원의 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층은 Ni, Co, Fe, Pt, Au, Al, Cr, Cu, Mg, Mn, Rh, Si, Ta, Ti, W, U, V, Zr, Fe, 황동(brass), 청동(bronze), 스테인레스 스틸(stainless steel), Ge 및 이들의 조합으로 이루어진 군으로부터 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0068] 이외, 상기 그래핀 형성 과정은 상기 그래핀 시트 제조 방법에 대하여 기술된 내용을 모두 포함할 수 있으며, 편의상 중복 기재를 생략한다.

[0069] 본원의 일 구현예에 따르면, 상기 기재는 π -전자를 가지는 고분자 화합물을 포함하는 고분자 시트 또는 상기 고분자 시트를 포함하는 기재일 수 있으나, 이에 제한되는 것은 아니다. 상기 고분자 시트는, 예를 들어, 폴리아크릴레이트(polyacrylate), 폴리에틸렌에테르 프탈레이트(polyethylene etherphthalate), 폴리에틸렌 프탈레이트(polyethylene phthalate), 폴리에틸렌 나프탈레이트(polyethylenenaphthalate), 폴리부틸렌 프탈레이트(polybutylene phthalate), 폴리카보네이트(polycarbonate), 폴리스티렌(polystyrene), 폴리에테르이미드(polyether imide), 폴리에테르술폰(polyether sulfone), 폴리디메틸실록산(polydimethyl siloxane; PDMS), 폴리이미드 및 이들의 조합으로 이루어진 군에서 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0070] 상기 그래핀 성장용 금속 촉매층을 에칭하여 제거함에 따라 상기 그래핀의 sp^2 전자가 상기 고분자 시트의 표면에 존재하는 π -전자와의 인력(예: 반 데르 발스 힘 등)에 의하여 상기 고분자 시트에 결합하여 직접 전사되게 된다. 이에 의하여, 별도의 전사 과정 없이 고분자 시트 또는 상기 고분자 시트를 포함하는 기재에 그래핀을 합성과 동시에 직접 전사할 수 있다. 예를 들어, 상기 고분자 시트를 포함하는 기재는 유리와 같은 투명 기재에 고분자 시트가 형성된 것일 수 있으나, 이에 제한되는 것은 아니다.

[0071] 본원의 제 3 측면은, 기재 및 상기 기재 상에 형성된 그래핀을 포함하는 그래핀 시트를 제공한다.

- [0072] 본원의 일 구현예에 따르면, 상기 그래핀은 상기 본원의 제 1 측면에 따른 방법에 의하여 제조되는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0073] 본원의 일 구현예에 따르면, 상기 그래핀은, 상기 기재 상에 또는 상기 기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 탄소 소스-함유 가스를 공급하고 유도결합플라즈마 화학기상증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)에 의하여 500℃ 이하의 저온에서 형성된 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0074] 본원의 일 구현예에 따르면, 상기 그래핀 시트는, 별도의 기재 상에 또는 상기 별도의 기재 상에 형성된 그래핀 성장용 금속 촉매층 상에 탄소 소스-함유 가스를 공급하고 유도결합플라즈마 화학증기증착(Inductively Coupled Plasma-Chemical Vapor Deposition; ICP-CVD)에 의하여 500℃ 이하의 저온에서 형성된 것을 원하는 목적 기재 상에 전사하여 형성될 수 있으나, 이에 제한되는 것은 아니다. 상기 전사 방법은 당업계에 공지된 습식 전사 또는 건식 전사 방법을 이용할 수 있다.
- [0075] 본원의 일 구현예에 따르면, 상기 그래핀 시트는 상기 본원의 제 2 측면에 따른 그래핀의 직접 전사 방법에 의하여 제조되는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0076] 본원의 일 구현예에 따르면, 상기 그래핀 시트는, 상기 기재 상에 형성된 그래핀 성장용 금속 촉매층에 탄소 소스-함유 가스를 공급하고 ICP-CVD에 의하여 500℃ 이하의 저온에서 그래핀을 형성하고 상기 그래핀 성장용 금속 촉매층을 제거함으로써 상기 형성된 그래핀을 상기 기재 상에 직접 전사하는 것을 포함하는 공정에 의하여 형성되는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0077] 이에, 상기 본원의 제 1 측면에 따른 그래핀의 제조 방법 및 본원의 제 2 측면에 따른 그래핀의 직접 전사 방법에 대하여 기재된 모든 내용은 본원의 제 3 측면에 모두 포함될 수 있으며, 편의상 중복 기재를 생략한다.
- [0078] 본원의 일 구현예에 따르면, 상기 그래핀 시트가 유기계 도펀트(dopant), 무기계 도펀트 또는 이들의 조합을 포함하는 도펀트에 의하여 도핑된 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0079] 본원의 일 구현예에 따르면, 상기 도펀트는 NO₂BF₄, NOBF₄, NO₂SbF₆, HCl, H₂PO₄, H₃CCOOH, H₂SO₄, HNO₃, PVDF, 나피온(Nafion), AuCl₃, HAuCl₄, SOCl₂, Br₂, 디클로로디시아노퀸논, 옥손, 디미리스토일포스파티딜이노시톨 및 트리플루오로메탄술폰이미드로 이루어진 군으로부터 선택된 하나 이상을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0080] 본원의 일 구현예에 따르면, 상기 기재는 투명성 또는 유연성, 또는 투명성 및 유연성을 가지는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0081] 본원의 일 구현예에 따르면, 상기 기재는 금속 호일, 유리 기재 또는 고분자 시트를 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0082] 본원의 일 구현예에 따르면, 상기 기재는 π -전자를 가지는 고분자 화합물을 포함하는 고분자 시트 또는 상기 고분자 시트를 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다. 상기 고분자 시트는, 예를 들어, 폴리아크릴레이트(polyacrylate), 폴리에틸렌에테르 프탈레이트(polyethylene etherphthalate), 폴리에틸렌 프탈레이트(polyethylene phthalate), 폴리에틸렌 나프탈레이트(polyethylenenaphthalate), 폴리부틸렌 프탈레이트(polybutylene phthalate), 폴리카보네이트(polycarbonate), 폴리스티렌(polystyrene), 폴리에테르이미드(polyether imide), 폴리에테르술폰(polyether sulfone), 폴리디메틸실록산(polydimethyl siloxane; PDMS), 폴리이미드 및 이들의 조합으로 이루어진 군에서 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.
- [0083] 본원의 일 구현예에 따르면, 상기 그래핀 시트의 두께는 약 1층 내지 약 300층일 수 있으나, 이에 제한되는 것은 아니다.
- [0084] 본원의 일 구현예에 따르면, 상기 그래핀 시트의 종방향 및 횡방향의 길이가 약 1 mm 내지 약 1 m 일 수 있으나, 이에 제한되는 것은 아니다.
- [0085] 본원의 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층은 박막 또는 후막일 수 있으며, 예를 들어, 박막인 경우 그의 두께는 약 1 nm 내지 약 1000 nm, 또는 약 1 nm 내지 약 500 nm 또는 약 1 nm 내지 약 300 nm일 수 있으며, 또한, 후막인 경우 그의 두께는 약 1 mm 내지 약 5 mm 일 수 있으나, 이에 제한되는 것은 아니다.

[0086] 본원의 일 구현예에 따르면, 상기 그래핀 성장용 금속 촉매층은 Ni, Co, Fe, Pt, Au, Al, Cr, Cu, Mg, Mn, Rh, Si, Ta, Ti, W, U, V, Zr, Fe, 황동(brass), 청동(bronze), 스테인레스 스틸(stainless steel), Ge 및 이들의 조합으로 이루어진 군으로부터 선택된 것을 포함하는 것일 수 있으나, 이에 제한되는 것은 아니다.

[0087]

[0088] 이하, 본원에 대하여 실시예를 이용하여 자세히 설명한다. 그러나, 본원이 이에 제한되는 것은 아니다.

실시예 1

[0089] 폴리이미드(PI) 고분자 시트 기재 상에서 그래핀의 저온 성장 및 전사

[0090] 도 1에 나타난 것과 같은 제조장치를 이용하여 도 2에 나타난 바와 같은 공정에 의하여 폴리이미드(PI) 고분자 시트 기재 상에 그래핀을 제조하여 직접 전사하였다. 구체적으로, 로드-잠금 챔버를 이용하여 증착 챔버 내로 폴리이미드(PI) 고분자 시트 기재를 로딩하여 그래핀 성장용 금속 촉매층으로서 다양하게 (패터닝된) Ni 층 및 Cu 층 각각을 150 nm 두께로 RF 스퍼터링 방법에 의하여 증착하였다. 이어서, 상기 증착 챔버로부터 로드-잠금 챔버로 촉매층을 증착한 기재를 꺼낸 후 이어서 상기 기재를 ICP-CVD 챔버 내로 로딩하여 300℃의 온도에서 수소 가스를 이용하여 어닐링(annealing) 처리한 후, 탄소와 아르곤 함유 가스(C₂H₂ : Ar = 60 : 2 sccm)를 20 mTorr에서 15초 내지 3분 동안 공급하여 ICP-CVD 방법에 의하여 그래핀을 상기 Ni 층 및 Cu 층 각각 위에 형성시킨 후, ICP-CVD 챔버 내에서 ~ 5 °C/s의 속도로 실온으로 냉각하여, 상기 Ni 층 및 Cu 층 각각 위에 성장된 그래핀 시트를 수득하였다. 이후, FeCl₃ 용액을 이용하여 상기 패터닝된 Ni 층 및 Cu 층을 에칭하여 제거하고, 상기 PI 기재 상에 그래핀 시트를 직접 전사하였다. 상기 그래핀은 상기 패터닝된 Ni 층 및 Cu 층의 패턴 형상을 유지한 채로 상기 PI 기재 상에 직접 전사되었다.

[0091] 상기 패터닝된 니켈 박막에 성장시킨 그래핀의 에칭 전(a) 후(b) 사진은 도 4에 나타내었고, 상기 그래핀이 형성된 PI 기재(좌측) 및 상기 그래핀 시트가 형성되기 전의 PI 기재(우측)의 투명도를 비교한 사진은 도 5에 나타내었으며, 상기 PI 기재 상에 직접 전사된 그래핀의 전도도를 측정하여 확인하는 과정을 보여주는 사진은 도 6에 나타내었다. 또한, 상기 그래핀 시트 합성 시 사용된 플라즈마 파워, 시간, 금속 촉매층 (Ni과 Cu를 각각 사용한 경우)에 따른 그래핀 시트의 전기적 특성(저항 변화) 및 투과도 변화를 하기 표 1(Ni 필름), 표 2(Cu 필름)에 나타내었다.

표 1

	전력	시간	저항 (Ω)	투과도 (550 nm)
1	50 W	180 s	26 k	78.2%
2	50 W	60 s	38 k	83.2%
3	50 W	30 s	-	85.2%
4	100 W	180 s	-	74.9%
5	150 W	180 s	26 k	79.2%
6	200 W	180 s	6 k	65.4%
7	50 W	15 s	-	78.9%

[0092]

표 2

	전력	시간	저항 (Ω)	저항 _s (Ω)	투과도 (%)
1	50 W	180 s	160 k	78 k	71.79
2	50 W	60 s	860 k	306 k	89.76
3	50 W	15 s	5300 k	2838 k	90.90
4	100 W	180 s	110 k	21 k	70.06
5	150 W	180 s	97 k	19 k	67.04

[0093]

[0094]

도 7 및 도 8은 각각 상기 ICP-CVD에 의한 그래핀 형성 온도에 따라 Ni 필름 위에 형성된 그래핀의 라만 스펙트럼 및 사용된 플라즈마 파워/시간에 따른 Ni 필름 위에 형성된 그래핀의 투명도 변화(UV-Vis 흡수 스펙트럼 측정 이용)를 나타낸 그래프이다. 도 7의 라만 스펙트럼은 유리 기재 상에서 상기한 방법과 동일한 방법으로 각각 300℃, 400℃ 및 500℃ 에서 성장된 그래핀에 대하여 측정된 것으로서, 상기 300℃에서 폴리이미드(PI) 고분자 기재 상에서 성장된 그래핀에 대하여도 동일한 라만 스펙트럼이 획득되었다. 상기 라만 스펙트럼을 통해 ICP-CVD 장비를 이용하여 유리 또는 폴리이미드(PI) 고분자 시트 기재에 그래핀 성장용 금속 촉매층을 증착함으로써 저온에서 그래핀을 성장 가능함을 확인하였고, 또한 그래핀의 성장 시간을 조절함으로써 투명도를 개선할 수 있음을 확인하였다.

[0095]

도 9는 사용된 플라즈마 파워/시간에 따른 Cu 필름 위에 형성된 그래핀의 투명도 변화(UV-Vis 흡수 스펙트럼 측정 이용)를 나타낸 그래프이다.

[0096]

도 10은 상기 패터닝 된 Cu 필름 위에서 형성된 그래핀을 도 2의 방법을 이용하여 직접 전사한 후 패터닝 된 모양을 유지한 채 그래핀이 형성되었음을 확인할 수 있는 사진이다.

[0097]

도 11은 PI 필름 기재 위에 형성된 Ni 층을 나타낸 사진으로서, RF 스퍼터로 이용하여 전면이 고르게 Ni이 형성됨을 알 수 있었다.

[0098]

도 12는 도 11의 PI 필름 위에 증착한 Ni 박막 위에 그래핀을 성장시킨 후 고배율(1000배)에서 측정한 광학 사진이다. 300℃ 각각 온도에서 수소 가스를 이용하여 상기 각 온도에서 어닐링(annealing) 처리한 후, 탄소와 아르곤 함유 가스(C₂H₂ : Ar = 60 : 2 sccm)를 20 mTorr에서 15초 내지 3분 동안 공급하여 ICP-CVD 방법에 의하여 그래핀을 상기 Ni 층 상에 형성시킨 후, ICP-CVD 챔버 내에서 ~ 5 °C/s의 속도로 실온으로 냉각하여, 상기 Ni 층 상에 성장된 그래핀 시트를 획득하였다. 상기 Ni의 필름 상에 수십 μm 그레인 사이즈로 그래핀 박막이 형성되었다는 것을 알 수 있었다.

[0099]

도 13은 Ni 층 상에서 그래핀의 유무를 확인하기 위한 라만 스펙트럼 결과를 나타낸 것이다. 상기 Ni 층 상에서 형성된 그래핀을 상기 실리콘 웨이퍼 상에 전사된 그래핀 시트에 대한 사진과 라만 스펙트럼을 도 13에 나타내었다. 도 12의 그래핀 시트에서 라만 스펙트럼 1회 및 2회 스캔(scan)한 것을 나타낸다.

실시예 2

[0100]

알루미늄 호일 기재 상에서 그래핀의 저온 성장 및 전사

[0101]

도 1의 제조장치를 이용하여 시중에서 판매되는 알루미늄 호일을 기재로서 이용하여 상기 알루미늄 호일 상에 그래핀 시트를 저온 성장시켜 제조하였다. 구체적으로, 로드-잠금 챔버를 이용하여 ICP-CVD 챔버 내로 알루미늄 호일 기재를 로딩하여 300℃ 내지 500℃의 온도에서 수소 가스를 이용하여 상기 각 온도에서 어닐링(annealing) 처리한 후에 탄소와 아르곤 함유 가스(C₂H₂ : Ar = 60 : 2 내지 1 sccm)를 20 mTorr에서 15초 내지 3분 동안 공급하여 ICP-CVD 방법에 의하여 그래핀을 상기 Al(알루미늄) 층 상에 형성시킨 후, ICP-CVD 챔버 내에서 ~ 5 °C/s의 속도로 실온으로 냉각하여, 상기 Al(알루미늄) 층 상에 성장된 그래핀 시트를 획득하였다. 이후, FeCl₃ 용액을 이용하여 상기 Al 층을 에칭하고 제거하여 분리되어 부유된 그래핀 시트를 실리콘 웨이퍼 상으로 전사하였다. 상기 실리콘 웨이퍼 상에 전사된 그래핀 시트에 대한 사진과 라만 스펙트럼을 도 14a 및

도 14b에 각각 나타내었다. 도 14b의 라만 스펙트럼에서 A1 1과 A1 2는 각각 라만 스펙트럼 1회 및 2회 스캔(scan)한 것을 나타낸다.

실시예 3

[0102] 아연 기판 기재 상에서 그래핀의 저온 성장 및 전사

[0103] 도 1의 제조장치를 이용하여 시중에서 판매되는 아연 기판을 기재로서 이용하여 상기 아연 기판 상에 그래핀 시트를 저온 성장시켜 제조하였다. 구체적으로, 로드-잠금 챔버를 이용하여 ICP-CVD 챔버 내로 아연 기판 기재를 로딩하여 300℃ 내지 500℃의 온도에서 수소 가스를 이용하여 상기 각 온도에서 어닐링(annealing) 처리한 후에 탄소와 아르곤 함유 가스(C₂H₂ : Ar = 60 : 3 내지 5 sccm)를 20 mTorr에서 5분 내지 10분 동안 공급하여 ICP-CVD 방법에 의하여 그래핀을 상기 Zn(아연) 층 상에 형성시킨 후, ICP-CVD 챔버 내에서 ~ 5 °C/s의 속도로 실온으로 냉각하여, 상기 Zn(아연) 층 상에 성장된 그래핀 시트를 수득하였다. 상기 아연 기판에서 성장된 그래핀 시트에 대한 사진과 라만 스펙트럼을 도 15 및 도 16에 각각 나타내었다. 도 16의 라만 스펙트럼에서 A1 1과 A1 2는 각각 라만 스펙트럼 4회 및 5회 스캔(scan)한 것을 나타낸다.

[0104] 도 16의 라만 스펙트럼은 유리 기재 상에서 상기한 방법과 동일한 방법으로 400℃ 에서 성장된 그래핀에 대하여 특정된 것으로서, 상기 300℃에서 폴리이미드(PI) 고분자 기재 상에서 성장된 그래핀에 대하여도 동일한 라만 스펙트럼이 수득되었다. 상기 라만 스펙트럼을 통해 ICP-CVD 장비를 이용하여 아연 시트 기재에 저온에서 그래핀을 성장 가능함을 확인하였고, 단열재나 방열재로 사용할 수 있는 가능성을 보였다.

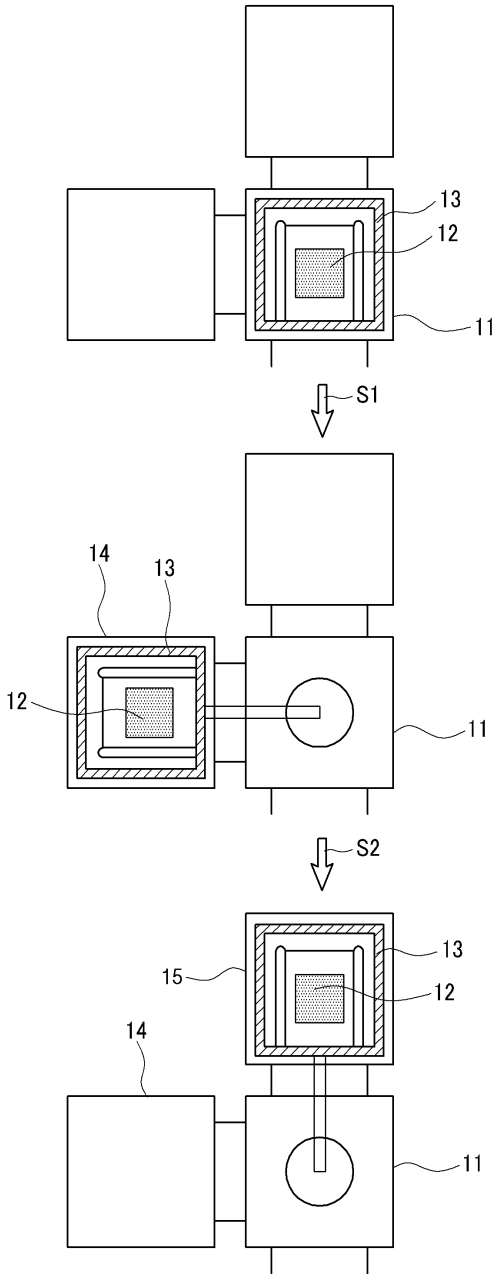
[0105] 이상, 실시예를 들어 본원을 상세하게 설명하였으나, 본원은 상기 실시예들에 한정되지 않으며, 여러 가지 다양한 형태로 변형될 수 있으며, 본원의 기술적 사상 내에서 당 분야에서 통상의 지식을 가진 자에 의하여 여러 가지 많은 변형이 가능함이 명백하다.

부호의 설명

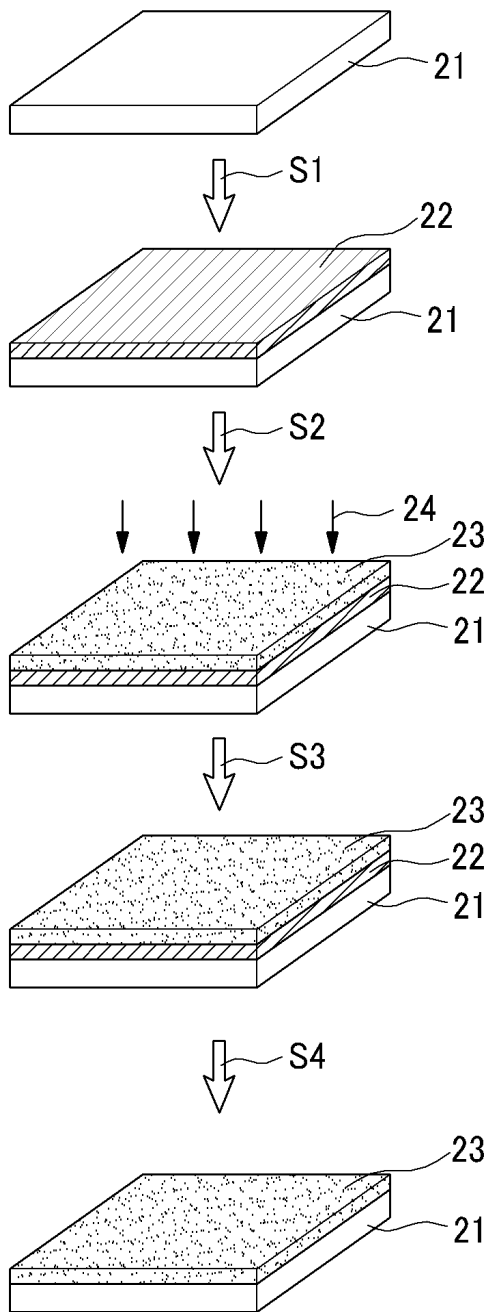
- [0106] 11: 이송챔버
- 12: 시편
- 13: 로드-잠금 챔버(load-locked chamber)
- 14: 증착 챔버
- 15: ICP-CVD 챔버
- 21: 기재
- 22: 그래핀 성장용 금속 촉매층
- 23: 그래핀 시트
- 24: 탄소공급원

도면

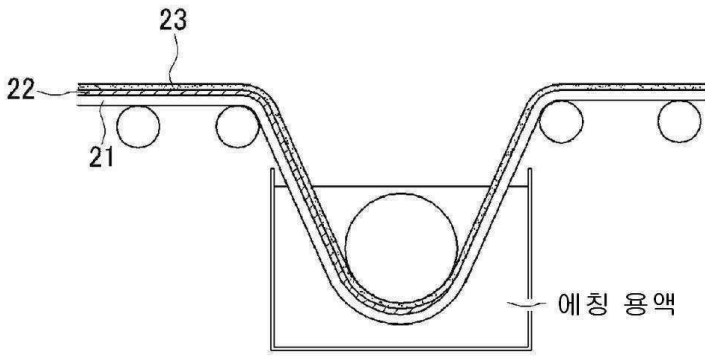
도면1



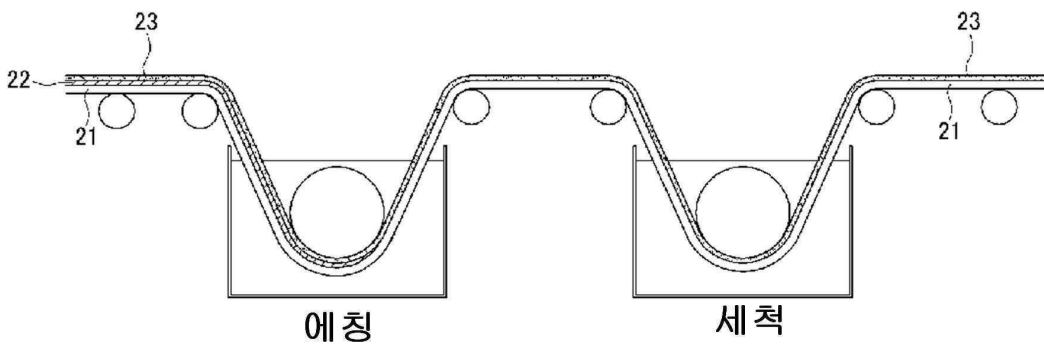
도면2



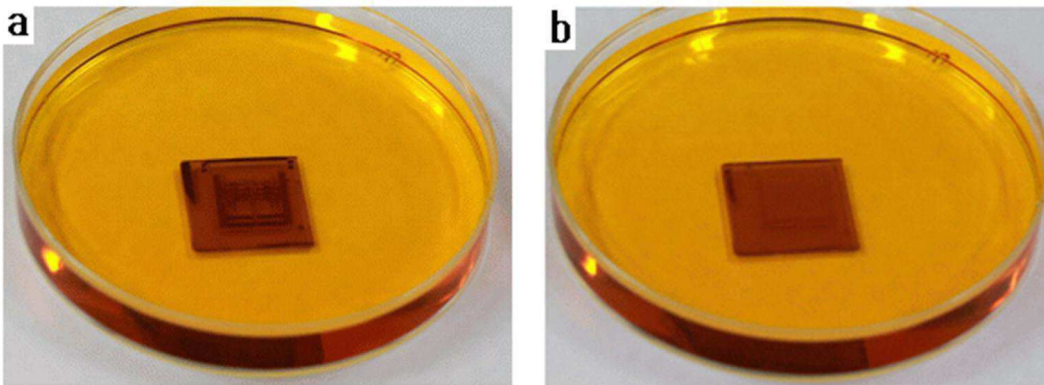
도면3a



도면3b



도면4



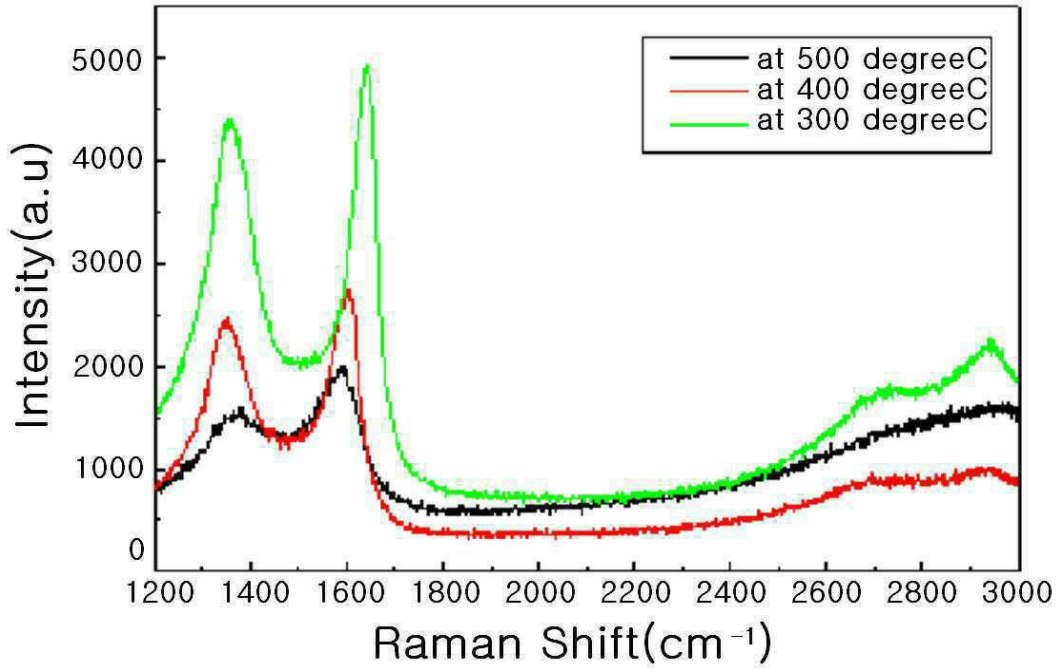
도면5



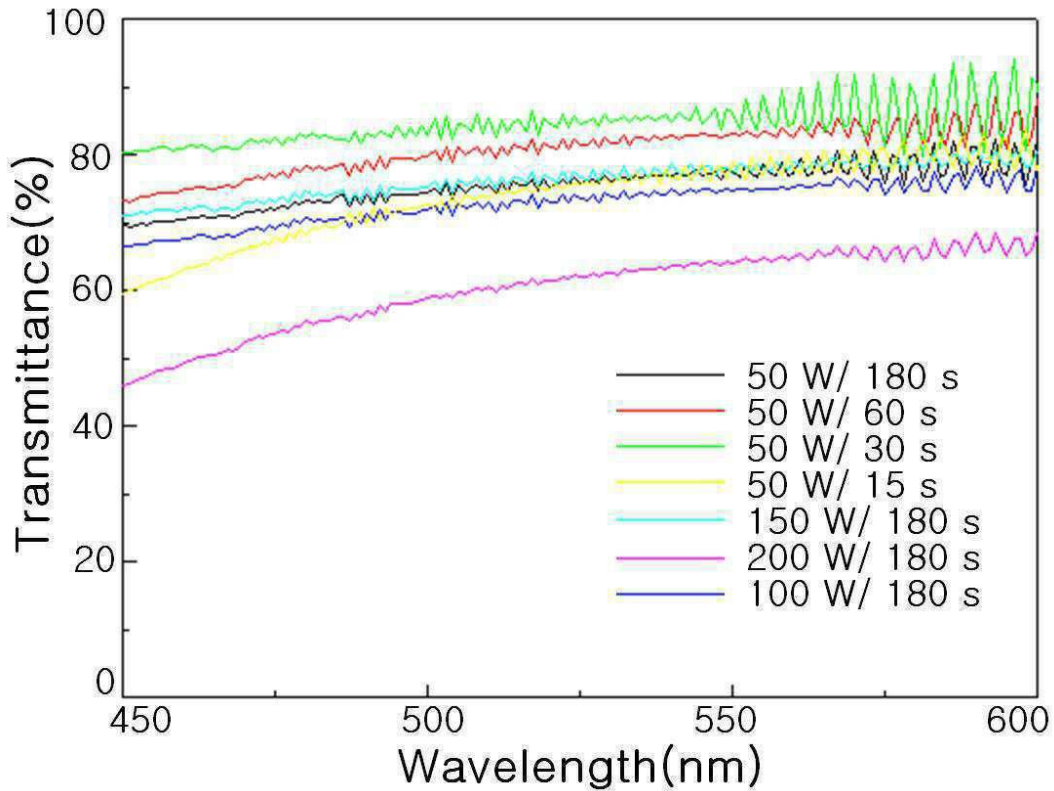
도면6



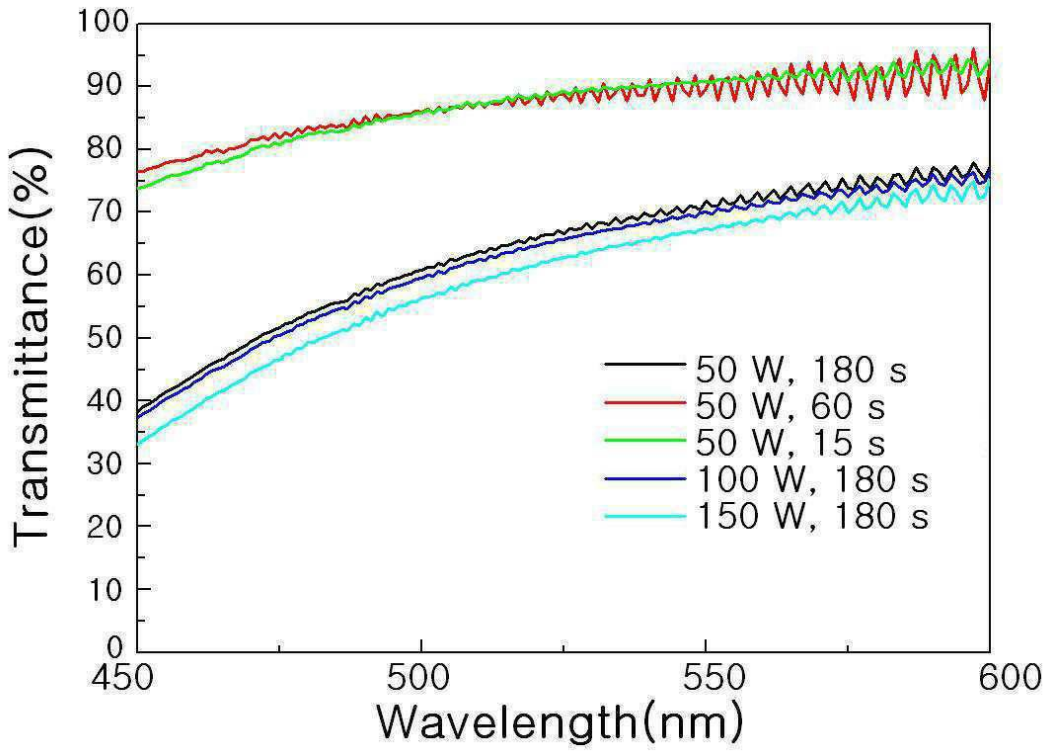
도면7



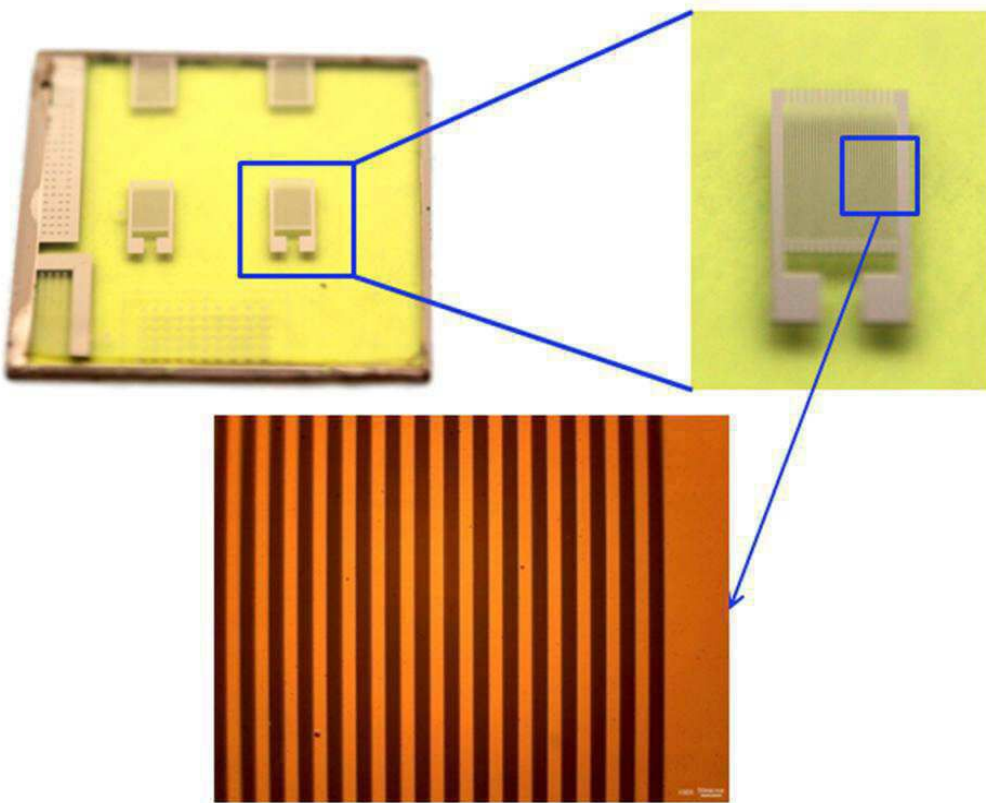
도면8



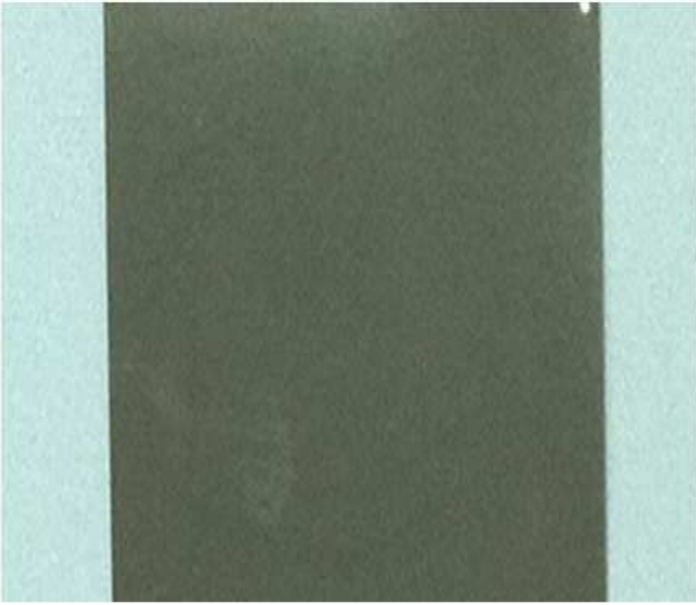
도면9



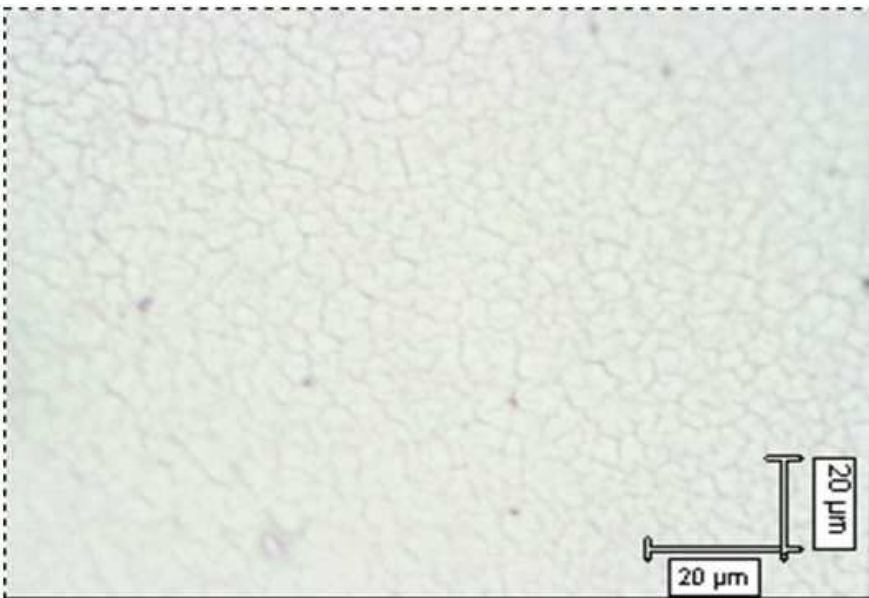
도면10



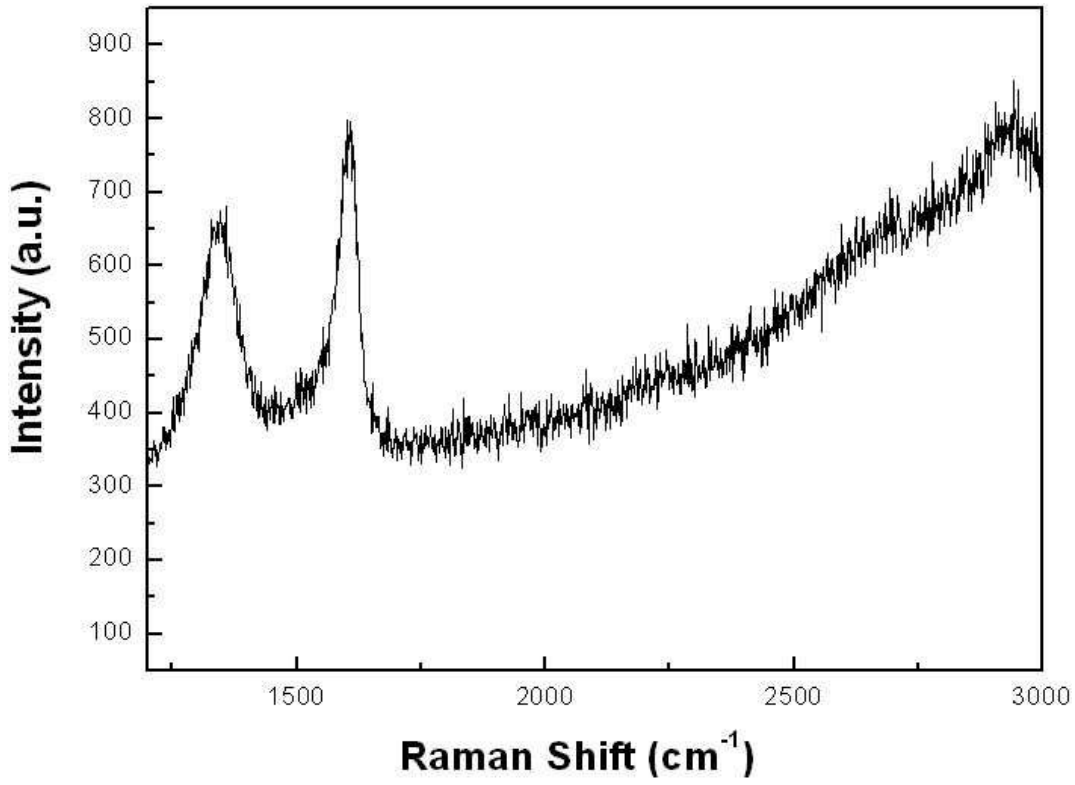
도면11



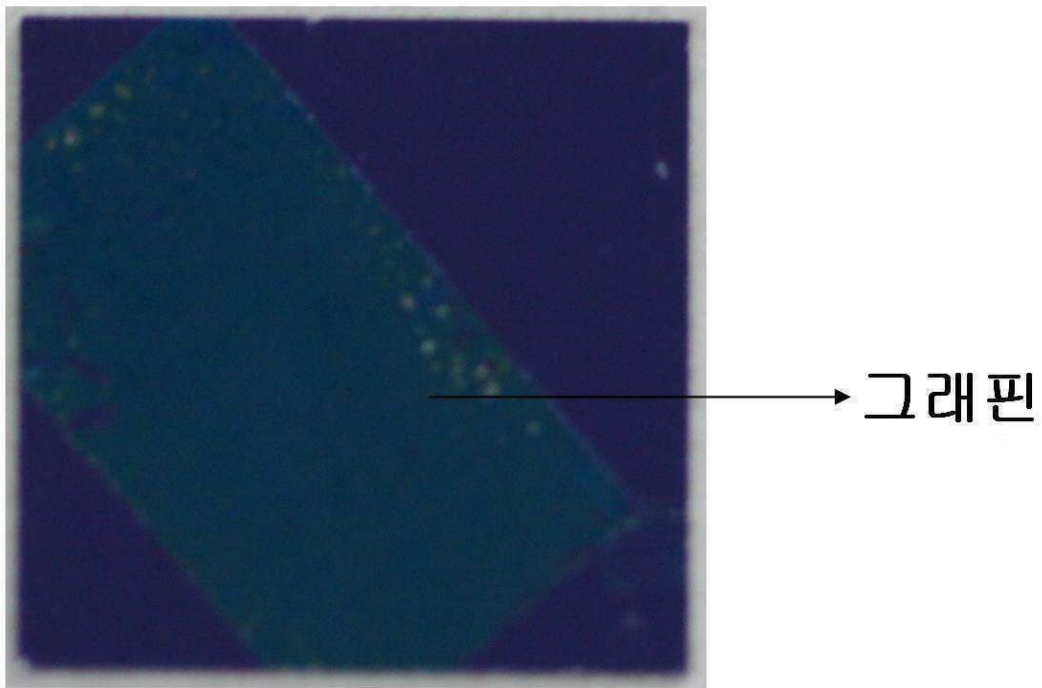
도면12



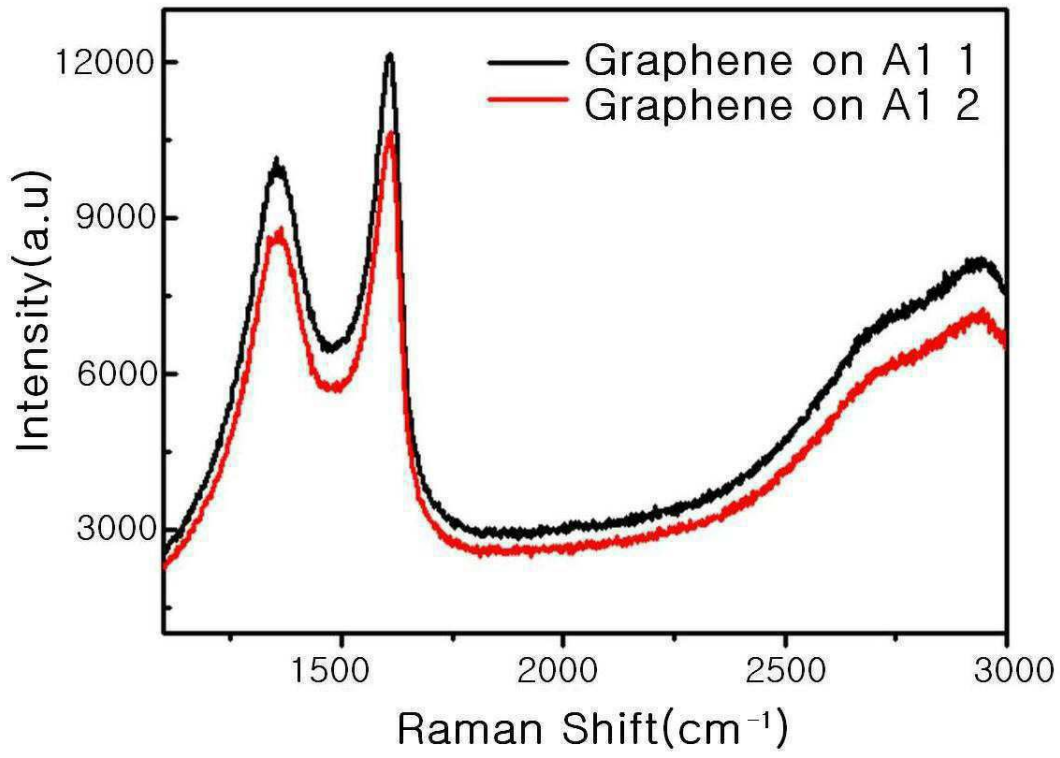
도면13



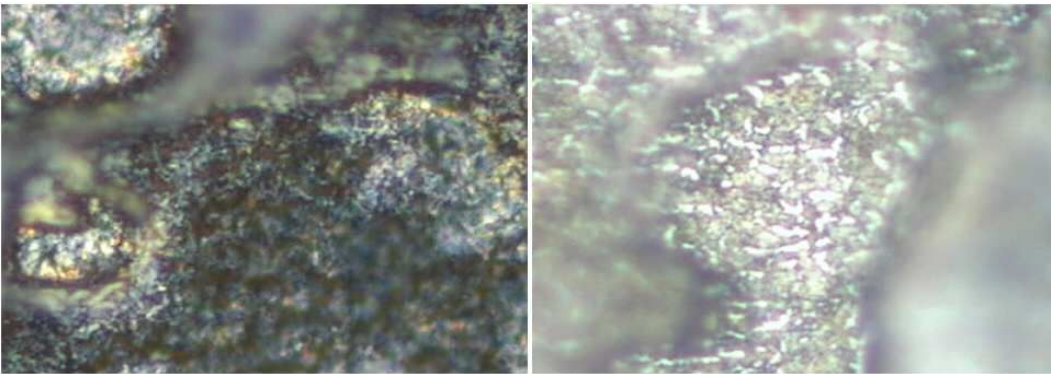
도면14a



도면14b



도면15



도면16

